

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

Applicant(s): ISHII, et al.

Serial No.: 10/648,916

Filed: August 27, 2003

Group Art Unit: TBA

Confirmation No. TBA

Examiner: TBA

For: IMAGE SENSING APPARATUS AND METHOD USING RADIATION

CERTIFICATE OF MAILING (37 C.F.R. §1.8(a))

Mail Stop
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

I hereby certify that the attached:

1. Claim to Convention Priority w/ 2 documents
2. Certificate of Mailing
3. Return postcard receipt

along with any paper(s) referred to as being attached or enclosed and this Certificate of Mailing are being deposited with the United States Postal Service on date shown below with sufficient postage as first-class mail in an envelope addressed to the: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

Respectfully submitted,
MORGAN & FINNEGAN, L.L.P.

Dated: October 27, 2003

By:


Helen Tiger

Correspondence Address:

MORGAN & FINNEGAN, L.L.P.
345 Park Avenue
New York, NY 10154-0053
(212) 758-4800 Telephone
(212) 751-6849 Facsimile

CUSTOMER NO. 27123

Docket No. 1232-5125



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): ISHII, et al.

Group Art Unit: TBA

Serial No.: 10/648,916

Confirmation No. TBA

Examiner: TBA

Filed: August 27, 2003

For: IMAGE SENSING APPARATUS AND METHOD USING RADIATION

CLAIM TO CONVENTION PRIORITY

Mail Stop _____
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

In the matter of the above-identified application and under the provisions of 35 U.S.C. §119 and 37 C.F.R. §1.55, applicant(s) claim(s) the benefit of the following prior application(s):

Application(s) filed in: Japan
In the name of: Canon Kabushiki Kaisha
Serial No(s): 2002-247249
Filing Date(s): August 27, 2002

Serial No(s): 2003-017806
Filing Date(s): January 27, 2003

- ☒ Pursuant to the Claim to Priority, applicant(s) submit(s) a duly certified copy of said foreign application.
- ☐ A duly certified copy of said foreign application is in the file of application Serial No. _____, filed _____.

Dated: October 27, 2003

Respectfully submitted,
MORGAN & FINNEGAN, L.L.P.

By:


Joseph A. Calvaruso
Registration No. 28,287

Correspondence Address:
MORGAN & FINNEGAN, L.L.P.
345 Park Avenue
New York, NY 10154-0053
(212) 758-4800 Telephone
(212) 751-6849 Facsimile

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 8 月 2 7 日
Date of Application:

出 願 番 号 特 願 2 0 0 2 - 2 4 7 2 4 9
Application Number:
[ST. 10/C] : [J P 2 0 0 2 - 2 4 7 2 4 9]

出 願 人 キヤノン株式会社
Applicant(s):

2 0 0 3 年 9 月 1 6 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 4740063

【提出日】 平成14年 8月27日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 5/32

【発明の名称】 放射線検出装置及びその製造方法

【請求項の数】 11

【発明者】

 【住所又は居所】 東京都大田区下丸子 3 丁目 3 0 番 2 号 キヤノン株式会社
社内

 【氏名】 石井 孝昌

【特許出願人】

 【識別番号】 000001007

 【氏名又は名称】 キヤノン株式会社

【代理人】

 【識別番号】 100090273

 【弁理士】

 【氏名又は名称】 國分 孝悦

 【電話番号】 03-3590-8901

【手数料の表示】

 【予納台帳番号】 035493

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9705348

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 放射線検出装置及びその製造方法

【特許請求の範囲】

【請求項 1】 基板と、

前記基板上に配設され、放射線を電気信号に変換する第 1 の半導体変換素子と、
前記第 1 の半導体変換素子に接続されたスイッチ素子とを備えた変換部と、

前記変換部内に入射した放射線の総照射量を検出するために前記基板上に配設
され、放射線を電気信号に変換する第 2 の半導体変換素子と、を有し、

前記第 1 の半導体変換素子と前記第 2 の半導体変換素子とは、互いに同一の層
から形成された半導体層を有することを特徴とする放射線検出装置。

【請求項 2】 前記スイッチ素子は、前記半導体層よりも薄い半導体層を有
することを特徴とする請求項 1 に記載の放射線検出装置。

【請求項 3】 前記第 1 及び第 2 の半導体変換素子の構造は、M I S 型の構
造となっていることを特徴とする請求項 1 又は 2 に記載の放射線検出装置。

【請求項 4】 前記第 2 の半導体変換素子の構造は、電界効果トランジスタ
の構造となっていることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の放
射線検出装置。

【請求項 5】 前記第 1 及び第 2 の半導体変換素子の構造は、P I N 型の構
造となっていることを特徴とする請求項 1 又は 2 に記載の放射線検出装置。

【請求項 6】 前記第 1 及び第 2 の半導体変換素子よりも上方に配設され、
照射された放射線の波長を変換する波長変換材を有することを特徴とする請求項
1 乃至 5 のいずれか 1 項に記載の放射線検出装置。

【請求項 7】 前記第 1 及び第 2 の半導体変換素子は、前記スイッチ素子よ
りも上方に積層して配設されることを特徴とする請求項 1 乃至 6 のいずれか 1 項
に記載の放射線検出装置。

【請求項 8】 基板と、

前記基板上に配設され、第 1 の光伝導素子と、前記第 1 の光伝導素子に接続さ
れた容量素子と、前記容量素子に接続されたスイッチ素子と、を備えた変換部と

前記変換部内に入射した放射線の総照射量を検出するために前記基板上に配設された第 2 の光伝導素子と、を有し、

前記第 1 の光伝導素子と前記第 2 の光伝導素子とは、互いに同一の層から形成された光伝導層を有することを特徴とする放射線検出装置。

【請求項 9】 前記光伝導層は、アモルファスセレン層又はガリウム砒素層からなることを特徴とする請求項 8 に記載の放射線検出装置。

【請求項 10】 基板と、

前記基板上に配設され、放射線を電気信号に変換する第 1 の半導体変換素子と、前記第 1 の半導体変換素子に接続されたスイッチ素子とを備えた変換部と、

前記変換部内に入射した放射線の総照射量を検出するために前記基板上に配設され、放射線を電気信号に変換する第 2 の半導体変換素子と、

を有する放射線検出装置の製造方法であって、

前記基板上に前記スイッチ素子を形成する工程と、

同一の層から前記第 1 の半導体変換素子の半導体層及び前記第 2 の半導体変換素子の半導体層を同時に形成する工程と、

を有することを特徴とする放射線検出装置の製造方法。

【請求項 11】 基板と、

前記基板上に配設され、第 1 の光伝導素子と、前記第 1 の光伝導素子に接続された容量素子と、前記容量素子に接続されたスイッチ素子と、を備えた変換部と

、
前記変換部内に入射した放射線の総照射量を検出するために前記基板上に配設された第 2 の光伝導素子と、

を有する放射線検出装置の製造方法であって、

前記基板上に前記スイッチ素子及び前記スイッチを形成する工程と、

同一の層から前記第 1 の光伝導素子の光伝導層及び前記第 2 の光伝導素子の光伝導層を形成する工程と、

を有することを特徴とする放射線検出装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、医療用画像診断装置、非破壊検査装置、放射線を用いた分析装置等に好適な放射線検出装置及びその製造方法に関する。

【0 0 0 2】**【従来の技術】**

従来、代表的な放射線検出装置として、M I S 型光電変換素子及びスイッチ T F T から構成された M I S - T F T 構造の光センサと、放射線を可視光線に変換するための蛍光体とを組み合わせたものがある。なお、本明細書では、 α 線、 β 線、 γ 線等の他に、可視光線、X 線等の電磁波も、放射線に含まれるものとする。

【0 0 0 3】

図 9 は、従来の放射線検出装置の回路構成を示す等価回路図であり、図 1 0 は、図 9 に示す従来の放射線検出装置のレイアウト構成を示す平面図である。図 9 及び図 1 0 には、画素エリアに 4 行 4 列（1 6 個）の画素が設けられている例を示すが、実際には例えば 2 0 0 0 \times 2 0 0 0 画素が絶縁基板に配置されている。

【0 0 0 4】

放射線検出装置の一例としては、画素毎に、1 個の光電変換素子（半導体変換素子）と 1 個の薄膜トランジスタ（T F T）とが設けられている構成が考えられる。具体的には、図 9 及び図 1 0 中の上から第 a 行、第 b 列の画素には、1 個の光電変換素子 M b a と 1 個の薄膜トランジスタ T b a とが設けられている（a、b = 1、2、3、4）。

【0 0 0 5】

また、第 b 列に配置された 4 個の光電変換素子は共通のバイアス線 V s b に接続されており、読み出し装置から一定バイアスが印加されている。第 a 行に配置された 4 個の T F T のゲート電極は、共通のゲート線 V g a に接続されており、ゲート駆動装置によりゲートの O N / O F F が制御される。更に、第 b 列に配置された 4 個の T F T のソース電極又はドレイン電極は、共通の信号線 S i g b に接続されている。信号線 S i g 1 ~ S i g 4 は、読み出し装置に接続されている。

【 0 0 0 6 】

また、放射線検出装置の照射面にはX線を可視光線に変換する蛍光体層が設けられている。

【 0 0 0 7 】

このように構成された放射線検出装置上で、人体等の被検体に向けてX線が曝射されると、このX線は被検体により減衰を受けながら、被検体を透過し、蛍光体層で可視光線に変換される。そして、この可視光線が光電変換素子に入射し、電荷に変換される。この電荷は、ゲート駆動装置により印加されるゲート駆動パルスに応じてT F Tを介して信号線に転送され、読み出し装置を介して外部に出力される。その後、共通のバイアス線から光電変換素子で発生し転送されなかった電荷が除去される。この動作は、リフレッシュとよばれる。

【 0 0 0 8 】

図 1 1 は、従来のM I S - T F T構造の光センサの1画素の層構成を示す1画素分の断面図である。図 1 1 には、M I S型光電変換素子及びスイッチT F Tが互いに並行して形成された光センサの例を示している。

【 0 0 0 9 】

絶縁基板 1 1 1 上に、M I S型光電変換素子 1 0 1 及びスイッチT F T 1 0 2 が形成されている。M I S型光電変換素子 1 0 1 には、下部電極 1 1 7、絶縁体層 1 1 8、半導体層 1 1 9、n⁺半導体層 1 2 0 及び上部電極 1 2 2 が設けられている。スイッチT F T 1 0 2 には、ゲート電極 1 1 2、ゲート絶縁体層 1 1 3、半導体層 1 1 4、オーミックコンタクト層 1 1 5 及び2個のソース・ドレイン電極 1 1 6 が設けられている。

【 0 0 1 0 】

下部電極 1 1 7 及びゲート電極 1 1 2 は、同一の電極層から形成されている。絶縁体層 1 1 8 及びゲート絶縁体層 1 1 3 は、同一の絶縁体層から形成されている。半導体層 1 1 9 及び半導体層 1 1 4 は、同一の半導体層から形成されている。上部電極 1 2 2 及びソース・ドレイン電極 1 1 6 は、同一の電極層から形成されている。

【 0 0 1 1 】

MIS型光電変換素子101の下部電極117は、スイッチTF T102の一方のソース・ドレイン電極116に接続されている。上部電極122はバイアス線に接続され、他方のソース・ドレイン電極は信号線に接続され、ゲート電極112はゲート線に接続されている。更に、各素子の上には、絶縁体層（保護層）125、有機保護層126、接着層127及び蛍光体層128が形成されている。

【0012】

次に、放射線検出装置において、X線源から照射されるX線の露出を自動的に制御するX線自動露出制御装置（AEC）について説明する。

【0013】

一般に、2次元に配設されたセンサを有する放射線検出装置においては、被検体毎に又は撮影毎に入射するX線量を調整（AEC制御）する必要がある。このX線量の調整方法は、以下の2つに分類することができる。

- （1）AEC制御用センサを放射線検出装置とは別に別途設ける。
- （2）放射線検出装置内の画像撮像用センサの全部又は一部からX線量を高速で読み出して、この信号をAEC制御用信号とする。

【0014】

従来、（1）の方法を採用する場合には、X線の減衰率が5%程度の薄型の複数個のAEC制御用センサを放射線検出装置の前面に、即ち放射線検出装置の蛍光体層よりも被検知体側に別途設けている。そして、これらのAEC制御用センサの出力に基づいてX線の曝射を停止させ、画像化に適切なX線量を得ている。この方法で使用されるAEC制御用センサとしては、X線をイオンチャンバで直接電荷として取り出すものや、蛍光体を介して蛍光体光をファイバーで外部に取り出し、フォトマルで電荷に変換するものがある。

【0015】

【発明が解決しようとする課題】

しかしながら、2次元状に配設された放射線検出装置において、別途AEC制御用センサを設け、入射する放射線量を調整（AEC制御）する場合、このセンサの配置が問題となる。

【 0 0 1 6 】

つまり、一般に A E C 制御に必要な情報は被写体の中央部にあるため、画像撮像用センサによる撮像に支障の無いように A E C 制御用センサを配置するためには、別途放射線の減衰が非常に小さい A E C 制御用センサが必要となる。このため、装置全体のコスト上昇が引き起こされる。また、全く減衰の無いセンサは存在しないため、その分の撮像画像の画質低下は避けられない。

【 0 0 1 7 】

また、放射線検出装置内の画像撮像用センサを A E C 制御用センサと兼用する方法は、画素数の比較的少ないセンサでは実現可能では、特段の問題は生じないが、例えば画素数が 2000×2000 画素のようなセンサでは、高速駆動用回路が必要となり、装置全体のコストの上昇が引き起こされる。更に、高速で駆動する必要があるために、画像撮像用センサにおいて、電荷の蓄積時間、電荷の転送時間及び容量のリセット時間等を十分に確保することが困難である。この結果、撮像画像の画質低下を引き起こすという問題が生じる。

【 0 0 1 8 】

本発明は、かかる問題点に鑑みてなされたものであって、検出前での放射線の減衰を抑制しながら、高速駆動を必要とせずに入射する放射線量を自動調整することができる放射線検出装置及びその製造方法を提供することを目的とする。

【 0 0 1 9 】**【課題を解決するための手段】**

第 1 の発明に係る放射線検出装置は、基板と、前記基板上に配設され、放射線を電気信号に変換する第 1 の半導体変換素子と、前記第 1 の半導体変換素子に接続されたスイッチ素子とを備えた変換部と、前記変換部内に入射した放射線の総照射量を検出するために前記基板上に配設され、放射線を電気信号に変換する第 2 の半導体変換素子と、を有し、前記第 1 の半導体変換素子と前記第 2 の半導体変換素子とは、互いに同一の層から形成された半導体層を有することを特徴とする。

【 0 0 2 0 】

第 2 の発明に係る放射線検出装置は、基板と、前記基板上に配設され、第 1 の

光伝導素子と、前記第 1 の光伝導素子に接続された容量素子と、前記容量素子に接続されたスイッチ素子と、を備えた変換部と、前記変換部内に入射した放射線の総照射量を検出するために前記基板上に配設された第 2 の光伝導素子と、を有し、前記第 1 の光伝導素子と前記第 2 の光伝導素子とは、互いに同一の層から形成された光伝導層を有することを特徴とする。

【0 0 2 1】

第 3 の発明に係る放射線検出装置の製造方法は、基板と、前記基板上に配設され、放射線を電気信号に変換する第 1 の半導体変換素子と、前記第 1 の半導体変換素子に接続されたスイッチ素子とを備えた変換部と、前記変換部内に入射した放射線の総照射量を検出するために前記基板上に配設され、放射線を電気信号に変換する第 2 の半導体変換素子と、を有する放射線検出装置の製造方法であって、前記基板上に前記スイッチ素子を形成する工程と、同一の層から前記第 1 の半導体変換素子の半導体層及び前記第 2 の半導体変換素子の半導体層を同時に形成する工程と、を有することを特徴とする。

【0 0 2 2】

第 4 の発明に係る放射線検出装置は、基板と、前記基板上に配設され、第 1 の光伝導素子と、前記第 1 の光伝導素子に接続された容量素子と、前記容量素子に接続されたスイッチ素子と、を備えた変換部と、前記変換部内に入射した放射線の総照射量を検出するために前記基板上に配設された第 2 の光伝導素子と、を有する放射線検出装置の製造方法であって、前記基板上に前記スイッチ素子及び前記スイッチを形成する工程と、同一の層から前記第 1 の光伝導素子の光伝導層及び前記第 2 の光伝導素子の光伝導層を形成する工程と、を有することを特徴とする。

【0 0 2 3】

これらの本発明においては、第 2 の半導体変換素子又は第 2 の光伝導素子を介して検出された放射線量に基づいて A E C 制御を行うことが可能である。このとき、第 2 の半導体変換素子又は第 2 の光伝導素子が、第 1 の半導体変換素子又は第 1 の光伝導素子と同一の基板上に形成されているので、第 2 の半導体変換素子又は第 2 の光伝導素子による放射線の減衰は生じない。また、第 1 の半導体変換

素子又は第 1 の光伝導素子を自動制御用に使用する必要がないため、これらを高速駆動する必要もない。

【 0 0 2 4 】

【発明の実施の形態】

以下、本発明の実施形態に係る放射線検出装置及びその製造方法について、添付の図面を参照して具体的に説明する。

【 0 0 2 5 】

（第 1 の実施形態）

先ず、本発明の第 1 の実施形態について説明する。図 1 は、本発明の第 1 の実施形態に係る放射線検出装置の回路構成を示す等価回路図であり、図 2 は、第 1 の実施形態に係る放射線検出装置のレイアウト構成を示す平面図であり、図 3 は、第 1 の実施形態に係る放射線検出装置の層構成を示す 1 画素分の断面図である。図 1 及び図 2 には、画素エリアに 4 行 4 列（16 個）の画素が設けられている例を示すが、その数はこれに限定されるものではなく、例えば 2 0 0 0 × 2 0 0 0 画素が設けられていてもよい。

【 0 0 2 6 】

本実施形態においては、画素毎に、M I S 型光電変換素子（第 1 の半導体変換素子）と読出用薄膜トランジスタ（T F T）（スイッチ素子）との組み合わせ、又は M I S 型光電変換素子（第 1 の半導体変換素子）と読出用 T F T（スイッチ素子）と A E C 制御用の T F T 型センサ（第 2 の半導体変換素子）との組み合わせが設けられている。具体的には、図 1 及び図 2 中の上から第 a 行、第 b 列の画素には、1 個の光電変換素子 M b a と 1 個の薄膜トランジスタ T b a とが設けられており（a、b = 1、2、3、4）、第 a 行、第 3 列の画素には、更に、1 個の T F T 型センサ M A 3 a が設けられている。

【 0 0 2 7 】

また、第 b 列に配置された 4 個の M I S 型光電変換素子は共通のバイアス線 V s b に接続されており、読み出し装置から一定バイアスが印加されている。第 a 行に配置された 4 個の読出用 T F T のゲート電極は、共通のゲート線 V g a に接続されており、ゲート駆動装置によりゲートの O N / O F F が制御される。更に

、第 b 列に配置された 4 個の読出用 T F T のソース電極又はドレイン電極は、共通の信号線 S i g b に接続されている。信号線 S i g 1 ~ S i g 4 は、読み出し装置に接続されている。

【0028】

ここで、図 3 を参照して、T F T 型センサが設けられた画素の層構成について説明する。この画素には、チャネルエッチ型の読出用 T F T 1、M I S 型光電変換素子 2 及び T F T 型センサ 3 が設けられている。

【0029】

この画素の層構成としては、絶縁基板 1 1 上に、読出用 T F T 1 のゲート電極 1 2、及びこのゲート電極 1 2 を覆う第 1 の絶縁体層 1 3 が形成されている。第 1 の絶縁体層 1 3 は、読出用 T F T 1 のゲート絶縁膜として機能する。

【0030】

第 1 の絶縁体層 1 3 上には、読出用 T F T 1 の半導体層（チャネル層）1 4 が形成されている。半導体層 1 4 上には、オーミックコンタクト層 1 5 が形成され、オーミックコンタクト層 1 5 上にソース・ドレイン電極 1 6 が形成されている。一方のソース・ドレイン電極 1 6 は、オーミックコンタクト層 1 5 上から第 1 の絶縁体層 1 3 上で拡がるようにして形成されている。このソース・ドレイン電極 1 6 は、M I S 型光電変換素子 2 の下部電極としても機能する。第 1 の絶縁体層 1 3 上には、更に、T F T 型センサ 3 のゲート電極 1 7 が形成されている。そして、ゲート電極 1 7 及びソース・ドレイン電極 1 6 等を覆う第 2 の絶縁体層 1 8 が形成されている。第 2 の絶縁体層 1 8 は、T F T 型センサ 3 のゲート絶縁膜として機能する。

【0031】

第 2 の絶縁体層 1 8 上には、半導体層 1 9 及び n+半導体層 2 0 が、平面視で M I S 型光電変換素子 2 の下部電極としても機能するソース・ドレイン電極 1 6 と整合するようにして形成され、T F T 型センサ 3 の半導体層（チャネル層）2 1 が形成されている。半導体層 1 9 及び 2 1 は、後述のように、互いに同一の層から形成されている。n+半導体層 2 0 上には、M I S 型光電変換素子 2 の上部電極 2 2 が形成されている。n+半導体層 2 0 は、上部電極として機能する。半

導体層 21 上には、オーミックコンタクト層 (n⁺半導体層) 23 が形成され、オーミックコンタクト層 23 上にソース・ドレイン電極 24 が形成されている。そして、上部電極 22 及びソース・ドレイン電極 23 等を覆う第 3 の絶縁体層 25 が形成されている。

【0032】

第 3 の絶縁体層 25 上には、有機保護層 26、接着層 27 及び蛍光体層 28 が順次形成されている。

【0033】

ここで、読出用 TFT1 としては転送速度が速いものを使用することが望ましい。従って、半導体層 14 は薄膜とする。一方、MIS 型光電変換素子 2 及び TFT 型センサ 3 については、入射光を十分に吸収できることが望ましい。従って、半導体層 19 及び 21 は半導体層 14 より厚いことが望ましい。また、読出用 TFT1 として、ポリシリコンからなるものを用いることによりさらに速度を向上させてもよい。

【0034】

TFT 型センサ 3 が設けられていない画素の層構成は、図 3 に示すものから、ゲート電極 17、半導体層 21、オーミックコンタクト層 23 及びソース・ドレイン電極 24 が除かれたものとなっている。

【0035】

MIS 型光電変換素子 2 の上部電極 22 はバイアス線に接続されている。ソース・ドレイン電極 16 のうち、下部電極と兼用されていないものは、信号線に接続されている。ゲート電極 12 はゲート線に接続されている。また、TFT 型センサ 3 については、ゲート電極 17 及びソース・ドレイン電極 24 は、いずれも読み出し装置に接続されている。

【0036】

次に、上述のように構成された第 1 の実施形態に係る放射線検出装置の動作について説明する。

【0037】

このように構成された放射線検出装置上で、人体等の被検体に向けて X 線が曝

射されると、このX線は被検体により減衰を受けながら、被検体を透過し、蛍光体層28で可視光線に変換される。そして、この可視光線がMIS型光電変換素子2に入射し、電荷に変換される。この電荷は、ゲート駆動装置により印加されるゲート駆動パルスに応じて読出用TF T1を介して信号線に転送され、読み出し装置を介して外部に出力される。その後、共通のバイアス線からMIS型光電変換素子2で発生し転送されなかった電荷が除去される。

【0038】

この一方で、TF T型センサ3に対しては、例えば半導体層21空乏化させる一定バイアスをソース・ドレイン電極24間に印加しておく。このように、一定バイアスを印加しておくことにより、入射光に応じた電荷が常に出力される。従って、この出力値を増幅器（AMP）で増幅させ、加算することにより、X線の総照射量を読み出し装置により検出することができる。そして、X線の総照射量に基づいてX線の曝射を制御する。

【0039】

このような第1の実施形態によれば、絶縁基板上にAEC制御用のセンサを画像撮像用のセンサとは別に設けているため、画像撮像用のセンサ（MIS型光電変換素子2）を高速に駆動しなくても、十分にX線の総照射量を検出することができる。また、MIS型光電変換素子2を高速で駆動する必要があるため、電荷の蓄積時間、電荷の転送時間及び容量のリセット時間等を十分に確保することが可能である。従って、良好な画質の撮像画像を得ることができる。

【0040】

また、MIS型光電変換素子2にX線が入射するまでの間に、AEC制御用のセンサによりX線が減衰を受けることはない。従って、良好な画質を得ることができる。

【0041】

なお、TF T型センサ3は必要な場所を選択的に配置することができる。つまり、図1に示すように、画素の1列内に全てのTF T型センサ3が収められている必要はない。TF T型センサ3が存在する画素においては、MIS型光電変換素子2の開口率が減少してしまうが、この面積の減少分は読み出した後の画像補

正により容易に補うことが可能である。

【 0 0 4 2 】

次に、第 1 の実施形態に係る放射線検出装置を製造する方法について説明する。

【 0 0 4 3 】

まず、絶縁基板 1 1 上に第 1 の電極層を形成し、これをパターニングすることにより、ゲート電極 1 2 を形成する。次に、全面に第 1 の絶縁体層 1 3 を形成する。

【 0 0 4 4 】

次いで、第 1 の絶縁体層 1 3 上に第 1 の半導体層を形成し、これをパターニングすることにより、半導体層 1 4 を形成する。その後、半導体層 1 4 上にオーミックコンタクト層 1 5 を形成する。続いて、全面に第 2 の電極層を形成し、これをパターニングすることにより、ソース・ドレイン電極 1 6 及びゲート電極 1 7 を形成する。次に、全面に第 2 の絶縁体層 1 8 を形成する。

【 0 0 4 5 】

次いで、全面に第 2 の半導体層を形成し、これをパターニングすることにより、半導体層 1 9 及び 2 1 を同時に形成する。その後、半導体層 1 9 上に n⁺半導体層 2 0 を、半導体層 2 1 上にオーミックコンタクト層 2 3 を形成する。次に、全面に第 3 の電極層を形成し、これをパターニングすることにより、上部電極 2 2 及びソース・ドレイン電極 2 4 を形成する。次いで、全面に第 3 の絶縁体層 2 5 を形成する。

【 0 0 4 6 】

その後、全面に有機保護層 2 6 、接着層 2 7 及び蛍光体層 2 8 を順次形成する。また、本発明において n⁺半導体層 2 0 又はオーミックコンタクト層 2 3 と、第 3 の絶縁体層 2 5 との間に、ITO (Indium Tin Oxide) 等からなる透明電極層を形成することによって、n⁺半導体層 2 0 の膜厚を薄くすることが可能となり、これによって入射光量自体を増大させることができる。また、TF T 型センサ 3 においても、ソース・ドレイン電極 2 4 に透明電極層を使用すれば、入射光量を増大させることができるため、TF T 型センサの感度が向上する。

【 0 0 4 7 】

このようにして、第 1 の実施形態に係る放射線検出装置を製造することができる。

【 0 0 4 8 】

(第 2 の実施形態)

次に、本発明の第 2 の実施形態について説明する。図 4 は、本発明の第 2 の実施形態に係る放射線検出装置の回路構成を示す等価回路図であり、図 5 は、第 2 の実施形態に係る放射線検出装置のレイアウト構成を示す平面図であり、図 6 は、第 2 の実施形態に係る放射線検出装置の層構成を示す 1 画素分の断面図である。図 4 及び図 5 には、第 1 の実施形態と同様、画素エリアに 4 行 4 列 (16 個) の画素が設けられている例を示すが、その数はこれに限定されるものではなく、例えば 2 0 0 0 × 2 0 0 0 画素が設けられていてもよい。

【 0 0 4 9 】

本実施形態においては、画素毎に、P I N 型光電変換素子 (第 1 の半導体変換素子) と読出用 T F T (スイッチ素子) との組み合わせ、又は P I N 型光電変換素子 (第 1 の半導体変換素子) と読出用 T F T (スイッチ素子) と A E C 制御用の P I N 型センサ (第 2 の半導体変換素子) との組み合わせが設けられている。具体的には、図 4 及び図 5 中の上から第 a 行、第 b 列の画素には、1 個の光電変換素子 P b a と 1 個の薄膜トランジスタ T b a とが設けられており (a、b = 1、2、3、4)、第 a 行、第 3 列の画素には、更に、1 個の P I N 型センサ P A 3 a が設けられている。

【 0 0 5 0 】

また、第 b 列に配置された 4 個の P I N 型光電変換素子は共通のバイアス線 V s b に接続されており、読み出し装置から一定バイアスが印加されている。第 a 行に配置された 4 個の読出用 T F T のゲート電極は、共通のゲート線 V g a に接続されており、ゲート駆動装置によりゲートの O N / O F F が制御される。更に、第 b 列に配置された 4 個の読出用 T F T のソース電極又はドレイン電極は、共通の信号線 S i g b に接続されている。信号線 S i g 1 ~ S i g 4 は、読み出し装置に接続されている。

【 0 0 5 1 】

ここで、図 6 を参照して、P I N 型センサが設けられた画素の層構成について説明する。この画素には、エッチストップ型の読出用 T F T 4、P I N 型光電変換素子 5 及び P I N 型センサ 6 が設けられている。

【 0 0 5 2 】

この画素の層構成としては、絶縁基板 1 1 上に、読出用 T F T 4 のゲート電極 1 2、及びこのゲート電極 1 2 を覆う第 1 の絶縁体層 1 3 が形成されている。第 1 の絶縁体層 1 3 は、読出用 T F T 4 のゲート絶縁膜として機能する。

【 0 0 5 3 】

第 1 の絶縁体層 1 3 上には、読出用 T F T 4 の半導体層（チャンネル層） 1 4 が形成されている。半導体層 1 4 上には、第 4 の絶縁体層 3 1 が形成され、更に、この第 4 の絶縁体層 3 1 を間に挟むようにしてオーミックコンタクト層 1 5 が形成されている。一方のオーミックコンタクト層 1 5 は、第 4 の絶縁体層 3 1 及び半導体層 1 4 上から第 1 の絶縁体層 1 3 上で拡がるようにして形成されている。そして、オーミックコンタクト層 1 5 上にソース・ドレイン電極 1 6 が形成されている。更に、ソース・ドレイン電極 1 6 等を覆う第 2 の絶縁体層 1 8 が形成されている。

【 0 0 5 4 】

第 2 の絶縁体層 1 8 には、第 1 の絶縁体層 1 3 上で拡がるようにして形成されたソース・ドレイン電極 1 6 まで到達するコンタクトホールが形成されている。そして、このコンタクトホールを介してソース・ドレイン電極 1 6 に接続された P I N 型光電変換素子 5 の下部電極 3 2 が第 2 の絶縁体層 1 8 上に形成されている。下部電極 3 2 上には、n 型半導体層 3 3、真性半導体層 3 4 及び p 型半導体層 3 5 が順次形成されている。更に、p 型半導体層 3 5 上には、P I N 型光電変換素子 5 の上部電極 3 6 が形成されている。

【 0 0 5 5 】

第 2 の絶縁体層 1 8 上には、更に、P I N 型センサ 6 の下部電極 3 7 が形成されている。下部電極 3 7 上には、n 型半導体層 3 8、真性半導体層 3 9 及び p 型半導体層 4 0 が順次形成されている。後述のように、n 型半導体層 3 3 及び 3 8

は互いに同一の層から形成され、真性半導体層 3 4 及び 3 9 は互いに同一の層から形成され、p 型半導体層 3 5 及び 4 0 は互いに同一の層から形成されている。p 型半導体層 4 0 上には、P I N 型センサ 6 の上部電極 4 1 が形成されている。そして、上部電極 3 6 及び 4 1 等を覆う第 3 の絶縁体層 2 5 が形成されている。

【0 0 5 6】

第 3 の絶縁体層 2 5 上には、第 1 の実施形態と同様に、有機保護層 2 6、接着層 2 7 及び蛍光体層 2 8 が順次形成されている。

【0 0 5 7】

ここで、読出用 T F T 4 としては転送速度が速いものを使用することが望ましい。従って、半導体層 1 4 は薄膜とする。一方、P I N 型光電変換素子 5 及び P I N 型センサ 6 については、入射光を十分に吸収できることが望ましい。従って、真性半導体層 3 4 及び 3 9 は半導体層 1 4 より厚いことが望ましい。また、ポリシリコンからなる T F T を用いることも可能である。

【0 0 5 8】

P I N 型センサ 6 が設けられていない画素の層構成は、図 6 に示すものから、下部電極 3 7、n 型半導体層 3 8、真性半導体層 3 9、p 型半導体層 4 0 及び上部電極 4 1 が除かれたものとなっている。

【0 0 5 9】

P I N 型光電変換素子 5 の上部電極 3 6 はバイアス線に接続されている。ソース・ドレイン電極 1 6 のうち、下部電極 3 2 に接続されていないものは、信号線に接続されている。ゲート電極 1 2 はゲート線に接続されている。また、P I N 型センサ 6 については、下部電極 3 7 及び上部電極 4 1 は、いずれも読み出し装置に接続されている。

【0 0 6 0】

次に、上述のように構成された第 2 の実施形態に係る放射線検出装置の動作について説明する。

【0 0 6 1】

このように構成された放射線検出装置上で、人体等の被検体に向けて X 線が曝射されると、この X 線は被検体により減衰を受けながら、被検体を透過し、蛍光

体層 2 8 で可視光線に変換される。そして、この可視光線が P I N 型光電変換素子 5 に入射し、電荷に変換される。この電荷は、ゲート駆動装置により印加されるゲート駆動パルスに応じて読出用 T F T 4 を介して信号線に転送され、読み出し装置を介して外部に出力される。

【 0 0 6 2 】

この一方で、P I N 型センサ 6 に対しては、例えば一定バイアスを下部電極 3 7 と上部電極 4 1 との間に印加しておく。このように、一定バイアスを印加しておくことにより、入射光に応じた電荷が常に出力される。従って、この出力値を増幅器 (A M P) で増幅させ、加算することにより、X 線の総照射量を読み出し装置により検出することができる。そして、X 線の総照射量に基づいて X 線の曝射を制御する。

【 0 0 6 3 】

このような第 2 の実施形態においても、第 1 の実施形態と同様の効果が得られる。また、第 2 の実施形態においては、P I N 型光電変換素子 5 の下部電極 3 2 が、第 1 の実施形態における M I S 型光電変換素子 2 の下部電極 (一方のソース・ドレイン電極 1 6) よりも広くなるので、より高い効率で放射線を検出することができる。

【 0 0 6 4 】

なお、P I N 型センサ 6 は必要な場所に選択的に配置することができる。つまり、図 4 に示すように、画素の 1 列内に全ての P I N 型センサ 6 が収められている必要はない。P I N 型センサ 6 が存在する画素においては、P I N 型光電変換素子 5 の開口率が減少してしまうが、この面積の減少分は読み出した後の画像補正により容易に補うことが可能である。

【 0 0 6 5 】

次に、第 2 の実施形態に係る放射線検出装置を製造する方法について説明する。

【 0 0 6 6 】

まず、絶縁基板 1 1 上に第 1 の電極層を形成し、これをパターンニングすることにより、ゲート電極 1 2 を形成する。次に、全面に第 1 の絶縁体層 1 3 を形成す

る。

【0 0 6 7】

次いで、第 1 の絶縁体層 1 3 上に第 1 の半導体層を形成し、これをパターニングすることにより、半導体層 1 4 を形成する。次に、半導体層 1 4 の中央に、第 4 の絶縁体層 3 1 を形成する。その後、半導体層 1 4 上にオーミックコンタクト層 1 5 を形成する。続いて、全面に第 2 の電極層を形成し、これをパターニングすることにより、ソース・ドレイン電極 1 6 を形成する。次に、全面に第 2 の絶縁体層 1 8 を形成し、この第 2 の絶縁体層 1 8 に、ソース・ドレイン電極 1 6 まです到達するコンタクトホールを形成する。

【0 0 6 8】

次いで、コンタクトホールを埋め込むようにして第 4 の電極層を形成し、これをパターニングすることにより、下部電極 3 2 及び 3 7 を同時に形成する。その後、全面に第 3 乃至第 5 の半導体層を形成し、これらをパターニングすることにより、n 型半導体層 3 3 及び 3 8 を同時に形成し、真性半導体層 3 4 及び 4 9 を同時に形成し、p 型半導体層 3 5 及び 4 0 を同時に形成する。続いて、全面に第 5 の電極層を形成し、これをパターニングすることにより、上部電極 3 6 及び 4 1 を形成する。次いで、全面に第 3 の絶縁体層 2 5 を形成する。

【0 0 6 9】

その後、全面に有機保護層 2 6 、接着層 2 7 及び蛍光体層 2 8 を順次形成する。

【0 0 7 0】

このようにして、第 2 の実施形態に係る放射線検出装置を製造することができる。

【0 0 7 1】

なお、P I N 型光電変換素子 5 及び P I N 型センサ 6 を形成せずに、下部電極 3 3 上に絶縁膜を形成して、その上に M I S 型光電変換素子及び T F T 型センサを形成してもよい。

【0 0 7 2】

(第 3 の実施形態)

次に、本発明の第 3 の実施形態について説明する。本実施形態においては、画素毎に、光伝導素子（第 1 の光伝導素子）と読出用 T F T（スイッチ素子）と画像撮像用コンデンサ（容量素子）との組み合わせ、又は光伝導素子（第 1 の光伝導素子）と読出用 T F T（スイッチ素子）と画像撮像用コンデンサ（容量素子）と A E C 制御用の光伝導センサ（第 2 の光伝導素子）との組み合わせが設けられている。

【 0 0 7 3 】

ここで、図 7 を参照して、光伝導センサが設けられた画素の層構成について説明する。図 7 は、本発明の第 3 の実施形態に係る放射線検出装置の層構成を示す 1 画素分の断面図である。この画素には、エッチストップパ型の読出用 T F T 4、光伝導素子 7、光伝導センサ 8 及び画像撮像用コンデンサ 9 が設けられている。読出用 T F T 4 の構成は、第 2 の実施形態と同様である。

【 0 0 7 4 】

この画素の層構成としては、絶縁基板 1 1 上に、読出用 T F T 4 のゲート電極 1 2 及び画像撮像用コンデンサ 9 の下部電極 4 2、並びにこれらを覆う第 1 の絶縁体層 1 3 が形成されている。第 1 の絶縁体層 1 3 は、読出用 T F T 4 のゲート絶縁膜として機能する。

【 0 0 7 5 】

第 1 の絶縁体層 1 3 上には、読出用 T F T 4 の半導体層（チャネル層） 1 4 が、平面視でゲート電極 1 2 と整合するようにして形成されている。半導体層 1 4 上には、第 4 の絶縁体層 3 1 が形成され、更に、この第 4 の絶縁体層 3 1 を間に挟むようにしてオーミックコンタクト層 1 5 が形成されている。一方のオーミックコンタクト層 1 5 は、第 4 の絶縁体層 3 1 及び半導体層 1 4 上から第 1 の絶縁体層 1 3 上で、平面視で下部電極 4 2 と整合して広がるようにして形成されている。そして、オーミックコンタクト層 1 5 上にソース・ドレイン電極 1 6 が形成されている。更に、ソース・ドレイン電極 1 6 等を覆う第 2 の絶縁体層 1 8 が形成されている。第 2 の絶縁体層 1 8 は、例えば B C B（ベンゾシクロブテン）から形成されている。

【 0 0 7 6 】

第 2 の絶縁体層 1 8 には、第 1 の絶縁体層 1 3 上で拡がるようにして形成されたソース・ドレイン電極 1 6 まで到達するコンタクトホールが形成されている。そして、このコンタクトホールを介してソース・ドレイン電極 1 6 に接続された光伝導素子 7 の下部電極（電荷収集用電極）4 3 が第 2 の絶縁体層 1 8 上に形成されている。第 2 の絶縁体層 1 8 上には、更に、光伝導センサ 8 の下部電極（電荷収集用電極）4 4 が形成されている。そして、下部電極 4 3 及び 4 4 を覆うアモルファスセレン層 4 5 が形成されている。アモルファスセレン層 4 5 は、光伝導素子 7 及び光伝導センサ 8 により共有されている。

【 0 0 7 7 】

更に、アモルファスセレン層 4 5 上に、光伝導素子 7 及び光伝導センサ 8 が共有する上部電極（共通電極）4 6、第 5 の絶縁体層 4 7 及び有機保護層 4 8 が順次形成されている。下部電極 4 4 及び上部電極 4 6 は、例えば p 型半導体又は n 型半導体から形成されていてもよい。

【 0 0 7 8 】

光伝導センサ 8 が設けられていない画素の層構成は、図 7 に示すものから、下部電極 4 4 が除かれたものとなっている。

【 0 0 7 9 】

上部電極 4 6 は、各画素間で共有されており、バイアス線に接続されている。2 個のソース・ドレイン電極 1 6 のうち、下部電極 4 3 に接続されていないものは、信号線に接続されている。ゲート電極 1 2 はゲート線に接続されている。また、光伝導センサ 8 については、下部電極 4 4 は読み出し装置に接続されている。

【 0 0 8 0 】

次に、上述のように構成された第 3 の実施形態に係る放射線検出装置の動作について説明する。

【 0 0 8 1 】

このように構成された放射線検出装置上で、人体等の被検体に向けて X 線が曝射されると、この X 線は被検体により減衰を受けながら、被検体を透過し、アモルファスセレン層 4 5 に入射される。アモルファスセレン層 4 5 では、内部光電

効果（光伝導効果）により、入射した X 線のエネルギーに応じた量のプラス電荷及びマイナス電荷が発生する。本実施形態においては、予め上部電極 4 6 と下部電極 4 3 との間に数キロボルトの電圧を印加しておく。このように電圧が印加された状態で、上述のように、アモルファスセレン層 4 5 内に光伝導効果により電荷が発生すると、これらの電荷は電場に沿って移動するため、光電流が発生する。そして、この光電流の発生によって、画像撮像用コンデンサ 9 に電荷が蓄電される。この電荷は、その後、ゲート駆動装置により印加されるゲート駆動パルスに応じて読出用 T F T 4 を介して信号線に転送され、読み出し装置を介して外部に出力される。

【0 0 8 2】

この一方で、光伝導センサ 8 に対しては、例えば一定バイアスを上部電極 4 6 と下部電極 4 4 との間に印加しておく。このように、一定バイアスを印加しておくことにより、入射した X 線のエネルギーに応じた電荷が常に出力される。従って、この出力値を増幅器（A M P）で増幅させ、加算することにより、X 線の総照射量を読み出し装置により検出することができる。そして、X 線の総照射量に基づいて X 線の曝射を制御する。

【0 0 8 3】

このような第 3 の実施形態においても、第 1 及び第 2 の実施形態と同様の効果が得られる。

【0 0 8 4】

なお、光伝導センサ 8 は必要な場所を選択的に配置することができる。光伝導センサ 8 が存在する画素においては、光伝導素子 7 の開口率が減少してしまうが、この面積の減少分は読み出した後の画像補正により容易に補うことが可能である。

【0 0 8 5】

また、本実施形態において、オーミックコンタクト層 1 5 や有機保護層 4 8 は形成されていなくてもよい。

【0 0 8 6】

次に、第 3 の実施形態に係る放射線検出装置を製造する方法について説明する

。

【0087】

先ず、絶縁基板 11 上に第 1 の電極層を形成し、これをパターニングすることにより、ゲート電極 12 及び下部電極 42 を形成する。次に、全面に第 1 の絶縁体層 13 を形成する。

【0088】

次いで、第 1 の絶縁体層 13 上に第 1 の半導体層を形成し、これをパターニングすることにより、半導体層 14 を形成する。次に、半導体層 14 の中央に、第 4 の絶縁体層 31 を形成する。その後、半導体層 14 上にオーミックコンタクト層 15 を形成する。続いて、全面に第 2 の電極層を形成し、これをパターニングすることにより、ソース・ドレイン電極 16 を形成する。次に、全面に、例えば BCB からなる第 2 の絶縁体層 18 を形成し、この第 2 の絶縁体層 18 に、ソース・ドレイン電極 16 まで到達するコンタクトホールを形成する。第 2 の絶縁体層 18 は、平坦化しておく。

【0089】

次いで、コンタクトホールを埋め込むようにして第 6 の電極層を形成し、これをパターニングすることにより、下部電極 43 及び 44 を形成する。その後、全面にアモルファスセレン層 45 を形成する。続いて、全面に第 7 の電極層として上部電極 46 を形成する。

【0090】

次に、全面に第 5 の絶縁体層 47 及び有機保護層 48 を順次形成する。

【0091】

このようにして、第 3 の実施形態に係る放射線検出装置を製造することができる。

【0092】

(第 4 の実施形態)

次に、本発明の第 4 の実施形態について説明する。本実施形態においては、画素毎に、光伝導素子（第 1 の光伝導素子）と読出用 TFT（スイッチ素子）と画像撮像用コンデンサ（容量素子）との組み合わせ、又は光伝導素子（第 1 の光伝

導素子)と読出用TF T (スイッチ素子)と画像撮像用コンデンサ (容量素子)と光伝導センサ (第2の光伝導素子)とAEC制御用コンデンサとの組み合わせが設けられている。

【0093】

ここで、図8を参照して、光伝導センサが設けられた画素の層構成について説明する。図8は、本発明の第4の実施形態に係る放射線検出装置の層構成を示す1画素分の断面図である。この画素には、エッチストップ型の読出用TF T 4、光伝導素子7、光伝導センサ8、画像撮像用コンデンサ9及びAEC制御用コンデンサ10が設けられている。読出用TF T 4、光伝導素子7、光伝導センサ8及び画像撮像用コンデンサ9の構成は、第3の実施形態と同様であるため、これらについての説明は省略する。

【0094】

AEC制御用コンデンサ10には、絶縁基板11上に形成された下部電極49、並びに第1の絶縁体層13上に順次形成された導電層50及び上部電極51が設けられている。また、第2の絶縁体層18には、上部電極51まで到達するコンタクトホールが形成されており、このコンタクトホールを介して下部電極44が上部電極51に接続されている。

【0095】

ここで、本実施形態においては、第3の実施形態とは異なり、光伝導センサ8及びAEC制御用コンデンサ10に関し、下部電極44の代わりに上部電極51又は導電層50が読み出し装置に接続されている。

【0096】

次に、上述のように構成された第4の実施形態に係る放射線検出装置の動作について説明する。

【0097】

このように構成された放射線検出装置上で、人体等の被検体に向けてX線が曝射されると、このX線は被検体により減衰を受けながら、被検体を透過し、アモルファスセレン層45に入射される。アモルファスセレン層45では、内部光電効果 (光伝導効果) により、入射したX線のエネルギーに応じた量のプラス電荷及

びマイナス電荷が発生する。本実施形態においても、第 3 の実施形態と同様に、予め上部電極 4 6 と下部電極 4 3 との間に数キロボルトの電圧を印加しておく。このように電圧が印加された状態で、上述のように、アモルファスセレン層 4 5 内に光伝導効果により電荷が発生すると、これらの電荷は電場に沿って移動するため、光電流が発生する。そして、この光電流の発生によって、画像撮像用コンデンサ 9 に電荷が蓄電される。この電荷は、その後、ゲート駆動装置により印加されるゲート駆動パルスに応じて読出用 T F T 4 を介して信号線に転送され、読み出し装置を介して外部に出力される。

【 0 0 9 8 】

この一方で、光伝導センサ 8 に対しては、例えば一定バイアスを上部電極 4 6 と下部電極 4 4 との間に印加しておく。このように、一定バイアスを印加しておくことにより、入射した X 線のエネルギーに応じた電荷が、A E C 制御用コンデンサ 1 0 を介して常に出力される。従って、この出力値を増幅器（A M P）で増幅させ、加算することにより、X 線の総照射量を読み出し装置により検出することができる。そして、X 線の総照射量に基づいて X 線の曝射を制御する。

【 0 0 9 9 】

このような第 4 の実施形態においても、第 1 乃至第 3 の実施形態と同様の効果が得られる。

【 0 1 0 0 】

なお、光伝導センサ 8 及び A E C 制御用コンデンサ 1 0 は必要な場所に選択的に配置することができる。光伝導センサ 8 及び A E C 制御用コンデンサ 1 0 が存在する画素においては、光伝導素子 7 の開口率が減少してしまうが、この面積の減少分は読み出した後の画像補正により容易に補うことが可能である。

【 0 1 0 1 】

また、本実施形態において、オーミックコンタクト層 1 5 及び導電層 5 0 や有機保護層 4 8 は形成されていなくてもよい。

【 0 1 0 2 】

次に、第 4 の実施形態に係る放射線検出装置を製造する方法について説明する。下部電極 4 9 は、第 1 の電極層をパターンニングすることにより、ゲート電極 1

2 及び下部電極 42 と同時に形成することができる。導電層 50 は、オーミックコンタクト層 15 と同時に形成することができる。上部電極 51 は、第 2 の電極層をパターニングすることにより、ソース・ドレイン電極 16 と同時に形成することができる。上部電極 51 まで到達するコンタクトホールは、一方のソース・ドレイン電極 16 まで到達するコンタクトホールと同時に形成することができる。他の構成要素は、第 3 の実施形態と同様にして形成する。

【0103】

このようにして、第 4 の実施形態に係る放射線検出装置を製造することができる。

【0104】

なお、第 3 及び第 4 の実施形態において、アモルファスセレン層 45 の代わりにガリウム砒素層等の他の光電動効果を示す層が形成されていてもよい。

【0105】

【発明の効果】

以上説明したように、本発明によれば、第 2 の半導体変換素子又は第 2 の光伝導素子を介して検出された放射線量に基づいて AEC 制御を行うことができる。このとき、第 2 の半導体変換素子又は第 2 の光伝導素子が、第 1 の半導体変換素子又は第 1 の光伝導素子と同一の基板上に形成されているので、第 2 の半導体変換素子又は第 2 の光伝導素子による放射線の減衰を防止することができる。また、第 1 の半導体変換素子又は第 1 の光伝導素子を AEC 制御のために使用する必要はないため、これらを高速駆動する必要がない。従って、電荷の蓄積時間、電荷の転送時間及び容量のリセット時間等を十分に確保することができる。このため、本発明によれば、良好な画質の撮像画像を得ることができる。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施形態に係る放射線検出装置の回路構成を示す等価回路図である。

【図 2】

本発明の第 1 の実施形態に係る放射線検出装置のレイアウト構成を示す平面図

である。

【図 3】

本発明の第 1 の実施形態に係る放射線検出装置の層構成を示す 1 画素分の断面図である。

【図 4】

本発明の第 2 の実施形態に係る放射線検出装置の回路構成を示す等価回路図である。

【図 5】

本発明の第 2 の実施形態に係る放射線検出装置のレイアウト構成を示す平面図である。

【図 6】

本発明の第 2 の実施形態に係る放射線検出装置の層構成を示す 1 画素分の断面図である。

【図 7】

本発明の第 3 の実施形態に係る放射線検出装置の層構成を示す 1 画素分の断面図である。

【図 8】

本発明の第 4 の実施形態に係る放射線検出装置の層構成を示す 1 画素分の断面図である。

【図 9】

従来の放射線検出装置の回路構成を示す等価回路図である。

【図 1 0】

図 9 に示す従来の放射線検出装置のレイアウト構成を示す平面図である。

【図 1 1】

従来の M I S - T F T 構造の光センサの 1 画素の層構成を示す 1 画素分の断面図である。

【符号の説明】

1、4；読出用薄膜トランジスタ（スイッチ素子）

2；M I S 型光電変換素子（第 1 の光電変換素子）

3 ; T F T 型 センサ (第 2 の 光 電 変 換 素 子)

5 ; P I N 型 光 電 変 換 素 子 (第 1 の 光 電 変 換 素 子)

6 ; P I N 型 センサ (第 2 の 光 電 変 換 素 子)

7 ; 光 伝 導 素 子 (第 1 の 光 伝 導 素 子)

8 ; 光 伝 導 センサ (第 2 の 光 伝 導 素 子)

9 ; 画 像 撮 像 用 コンデンサ

1 0 ; A E C 制 御 用 コンデンサ

M 1 1 ~ M 1 4 、 M 2 1 ~ M 2 4 、 M 3 1 ~ M 3 4 、 M 4 1 ~ M 4 4 ; M I S
型 光 電 変 換 素 子

P 1 1 ~ P 1 4 、 P 2 1 ~ P 2 4 、 P 3 1 ~ P 3 4 、 P 4 1 ~ P 4 4 ; P I N
型 光 電 変 換 素 子

M A 3 1 ~ M A 3 4 ; T F T 型 センサ

P A 3 1 ~ P A 3 4 ; P I N 型 センサ

T 1 1 ~ T 1 4 、 T 2 1 ~ T 2 4 、 T 3 1 ~ T 3 4 、 T 4 1 ~ T 4 4 ; 読 出 用
T F T

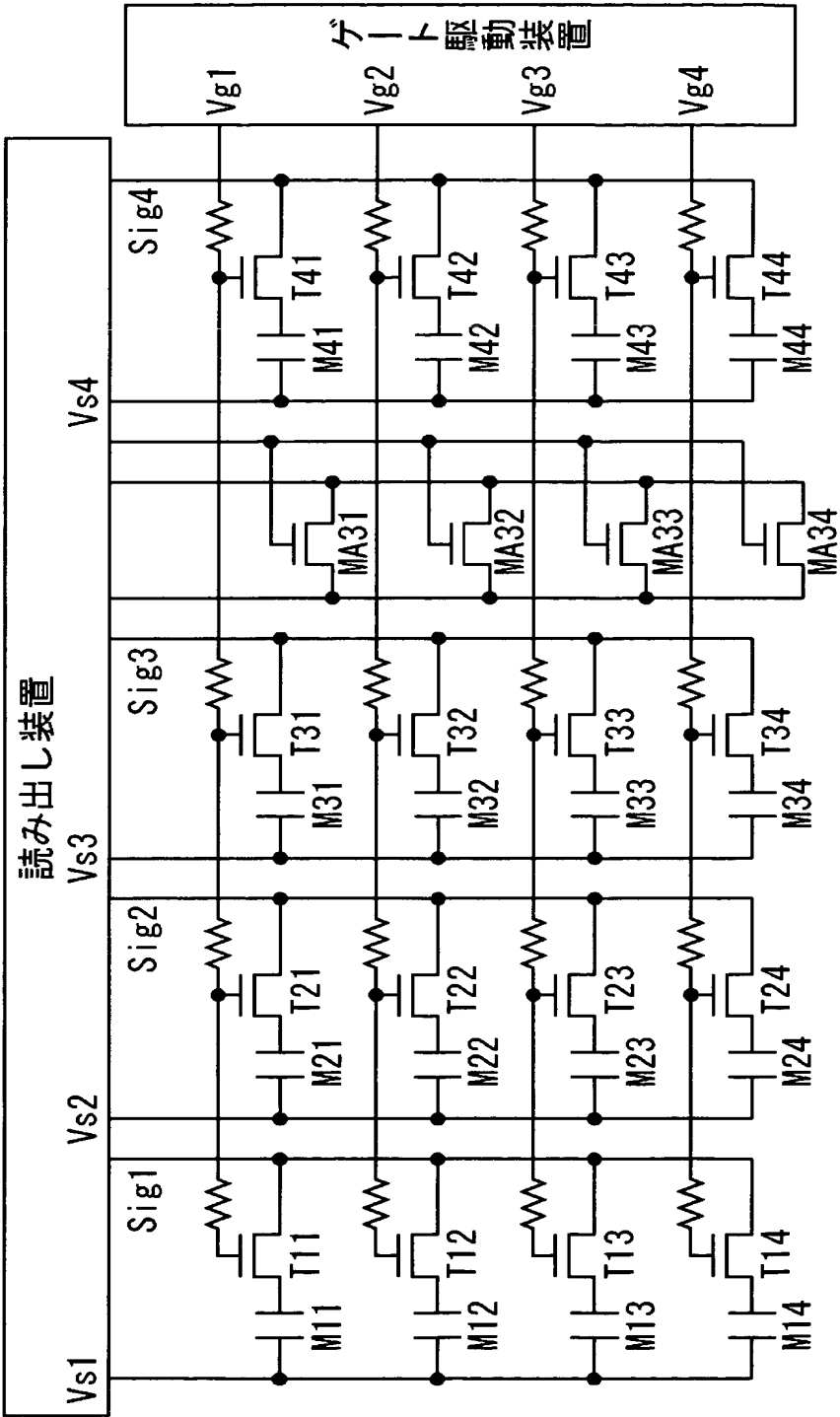
V s 1 ~ V s 4 ; バイアス線

S i g 1 ~ S i g 4 ; 信号線

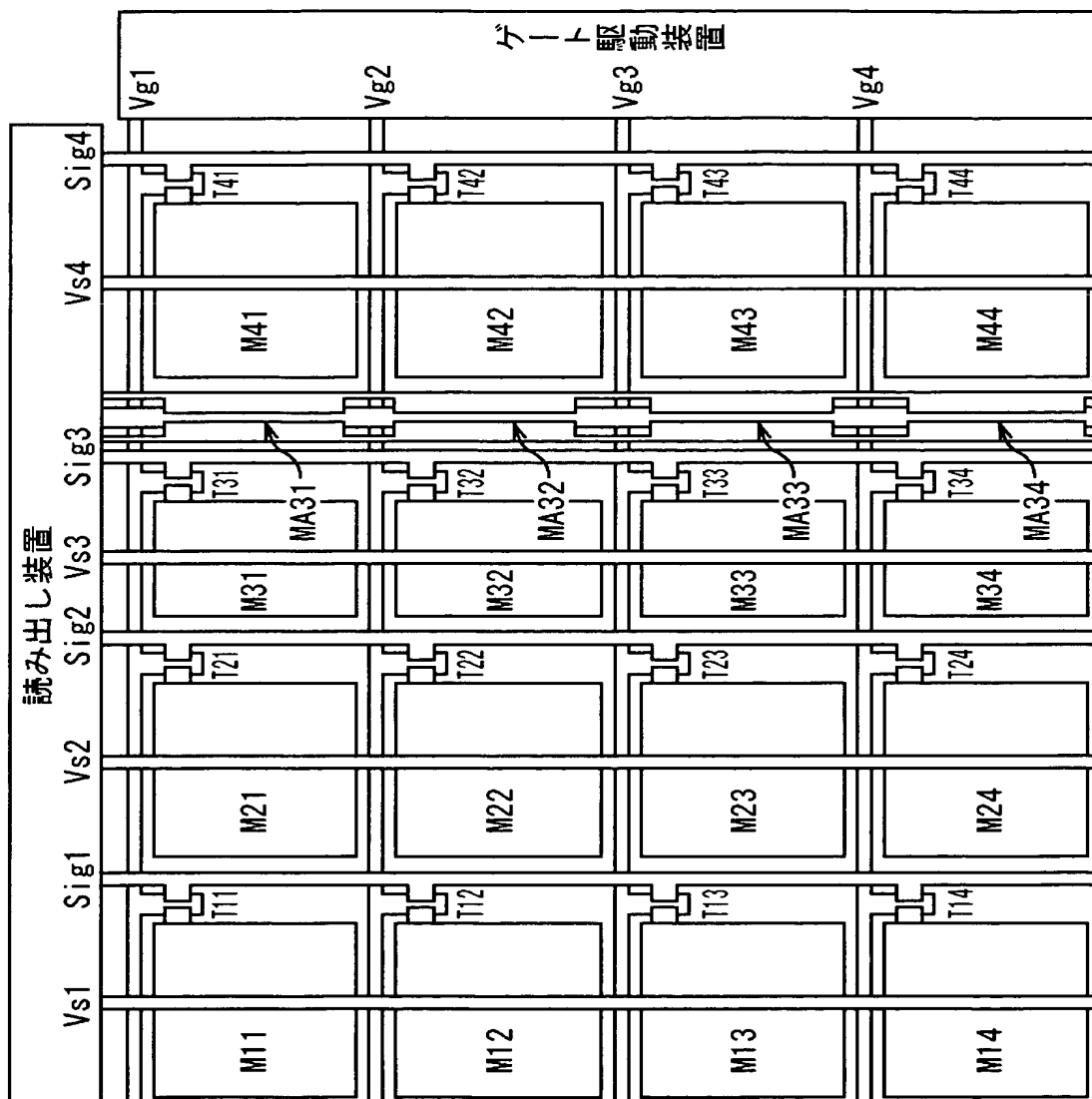
V g 1 ~ V g 4 ; ゲート線

【書類名】 図面

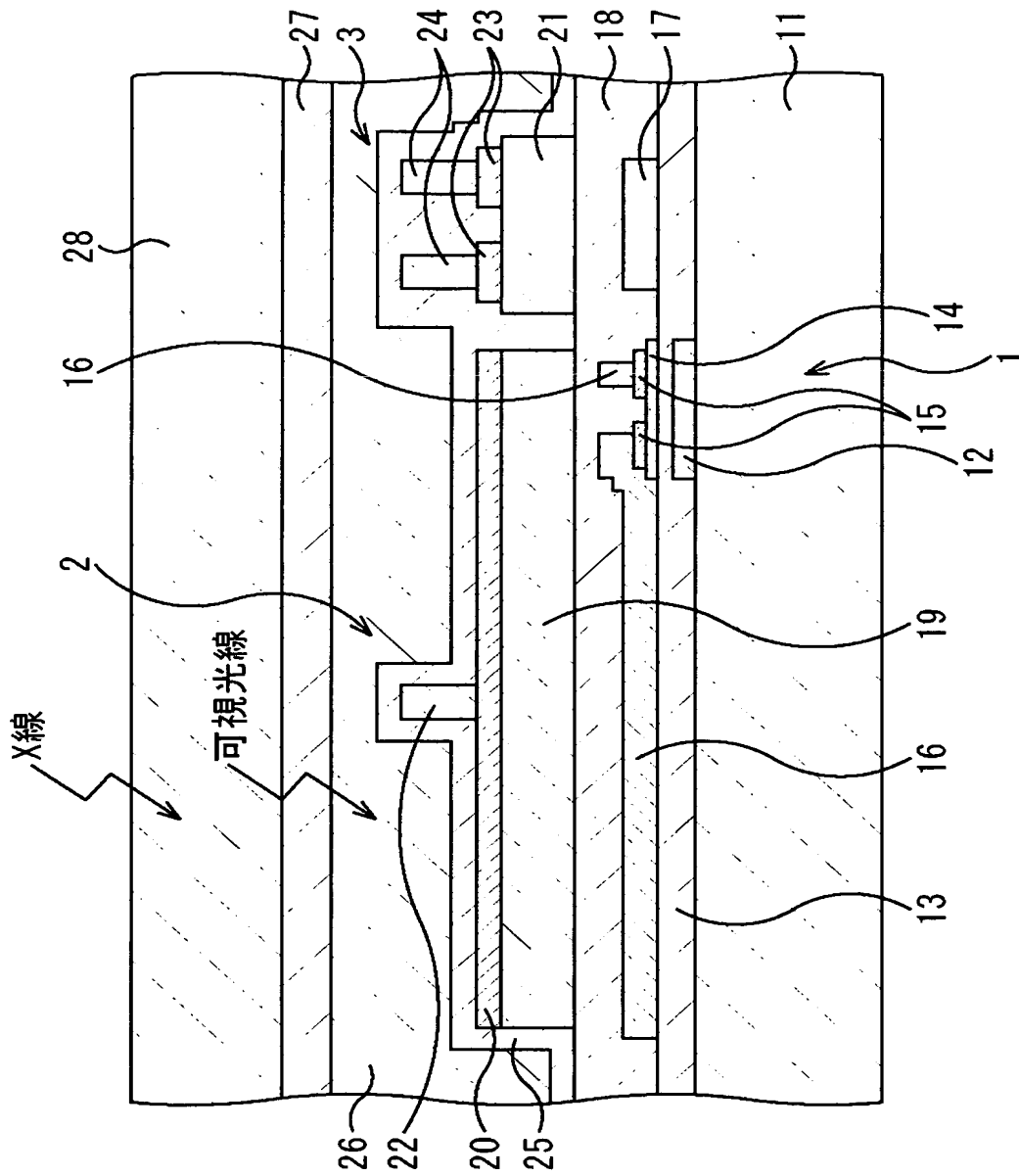
【図 1】



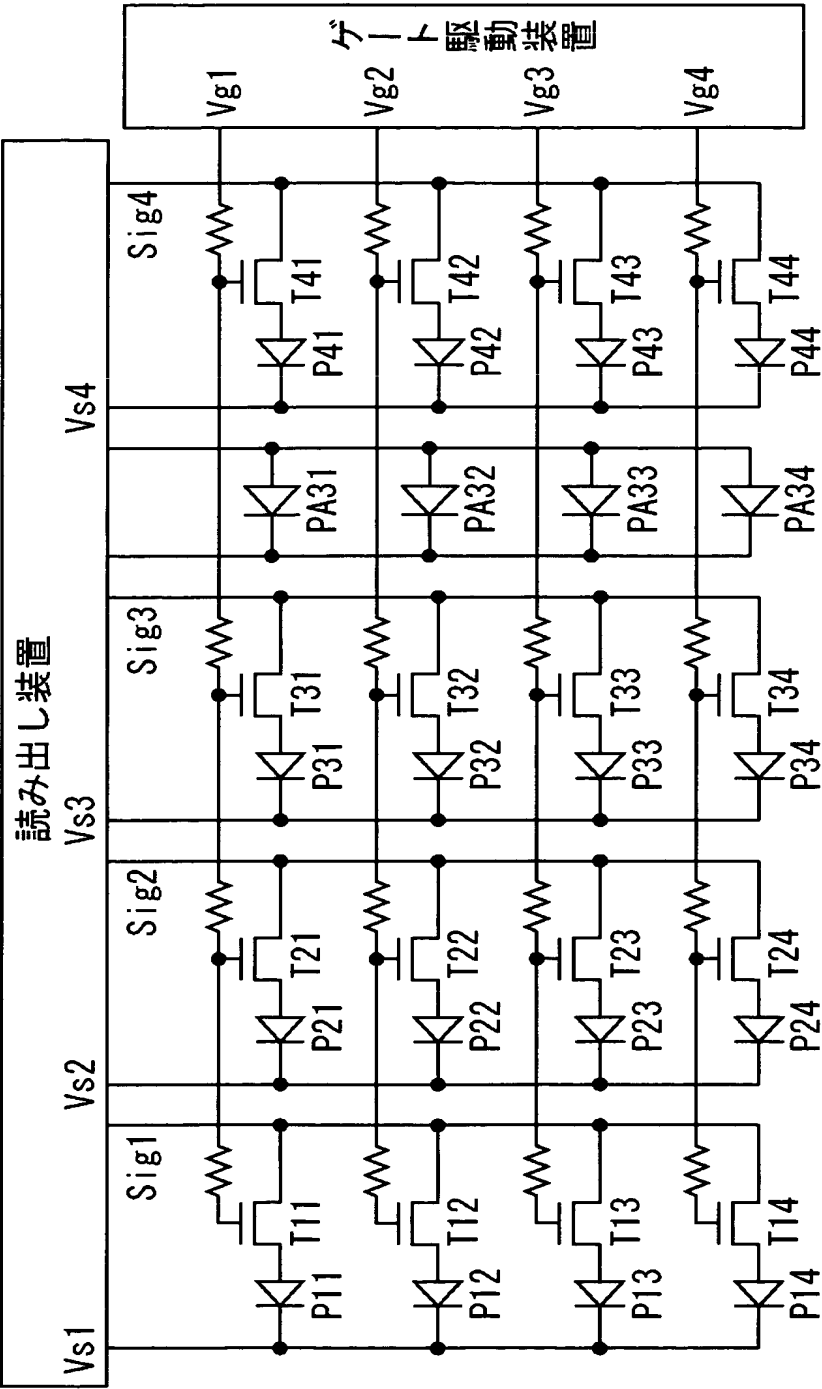
【図 2】



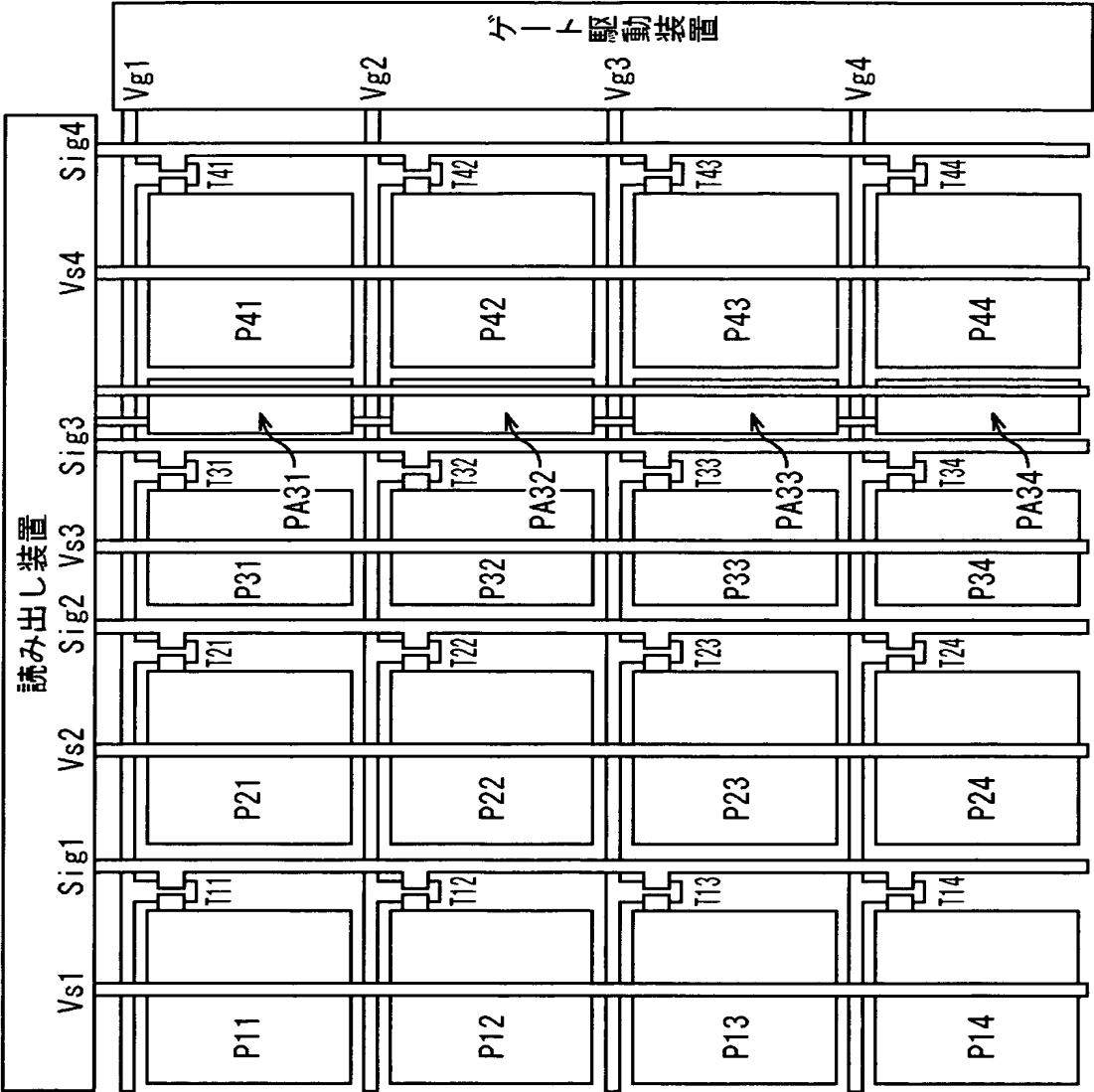
【図 3】



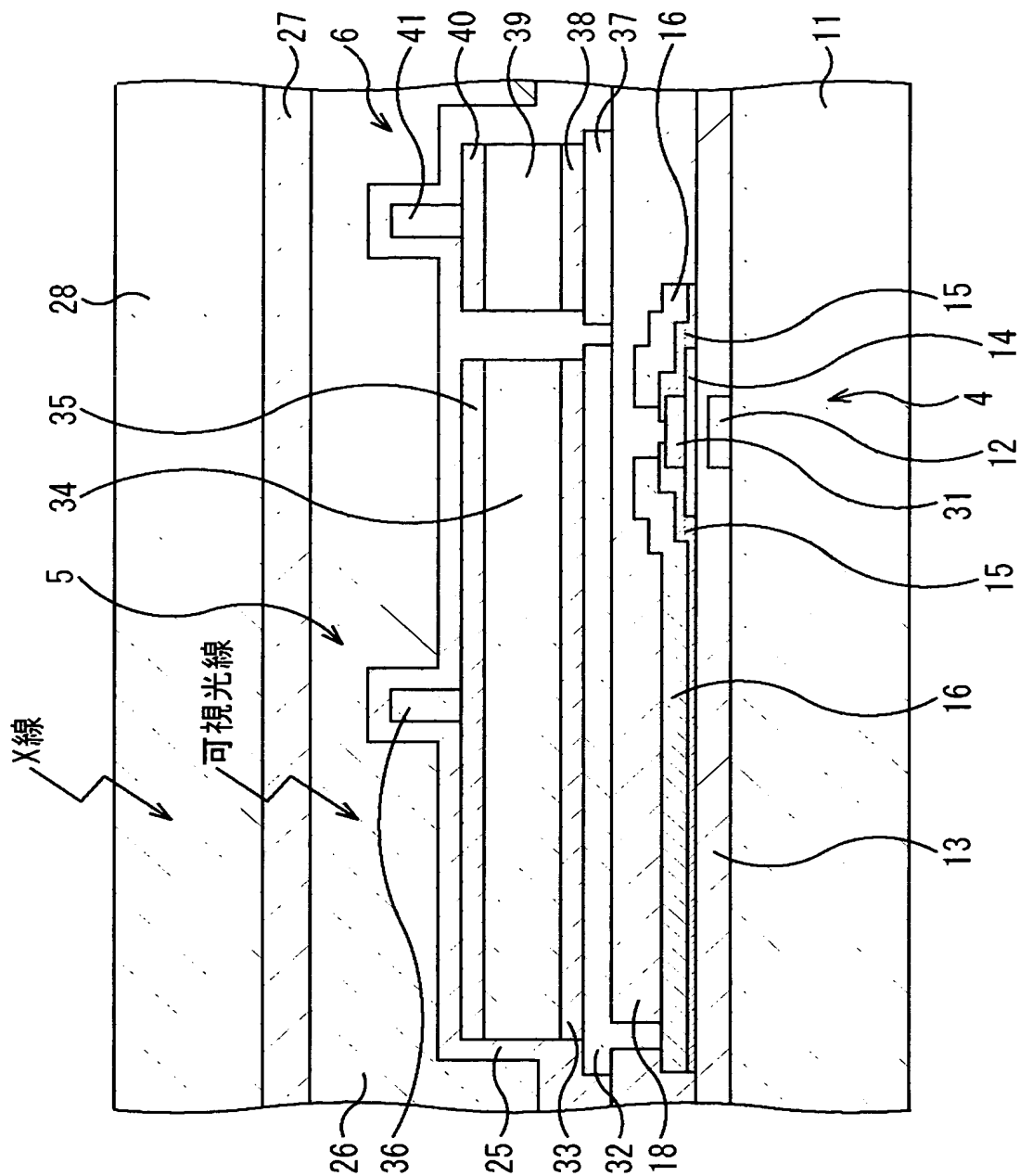
【図 4】



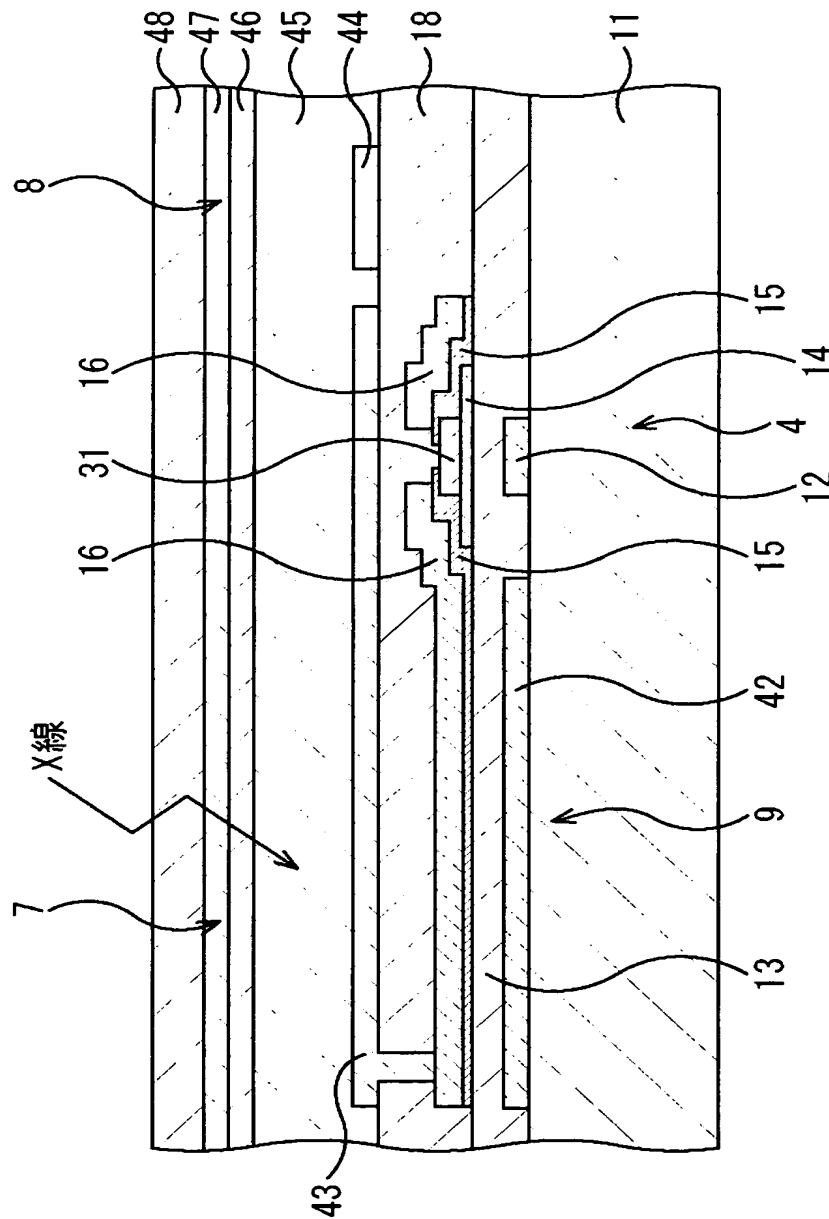
【図 5】



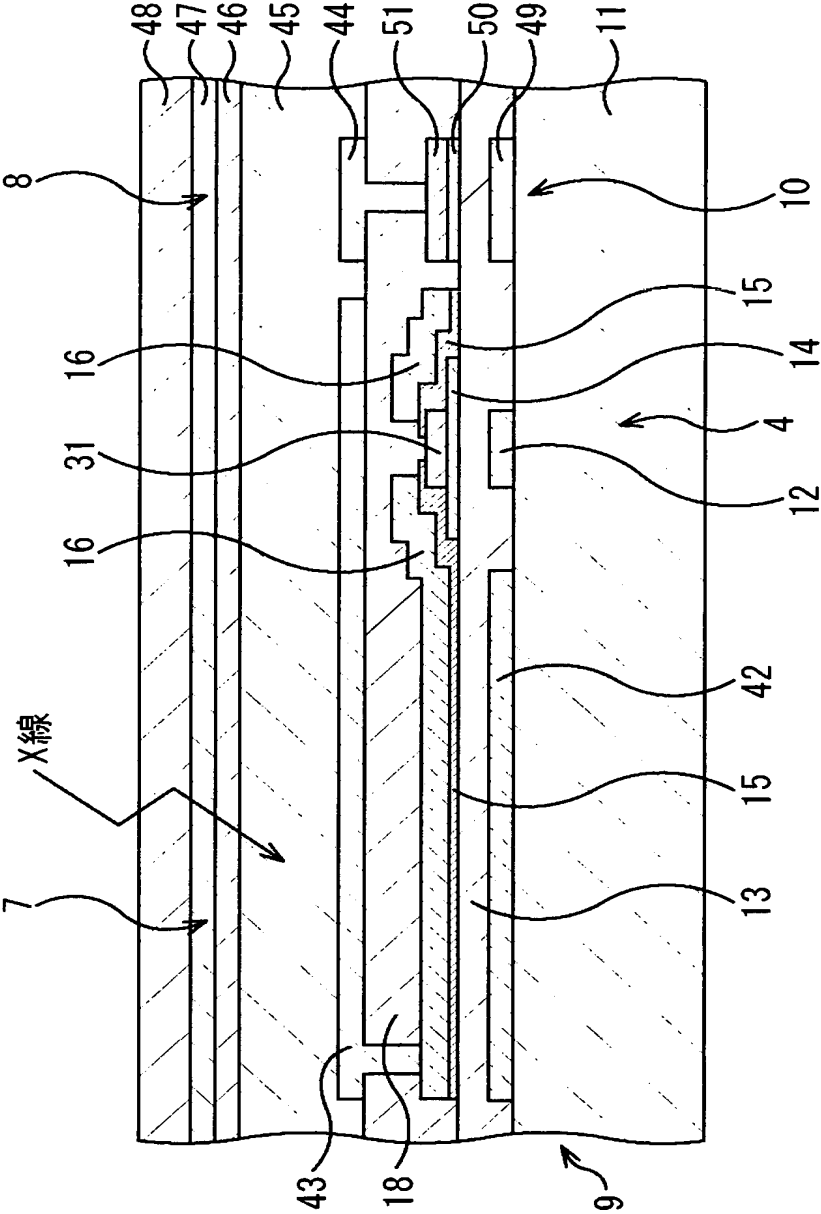
【図 6】



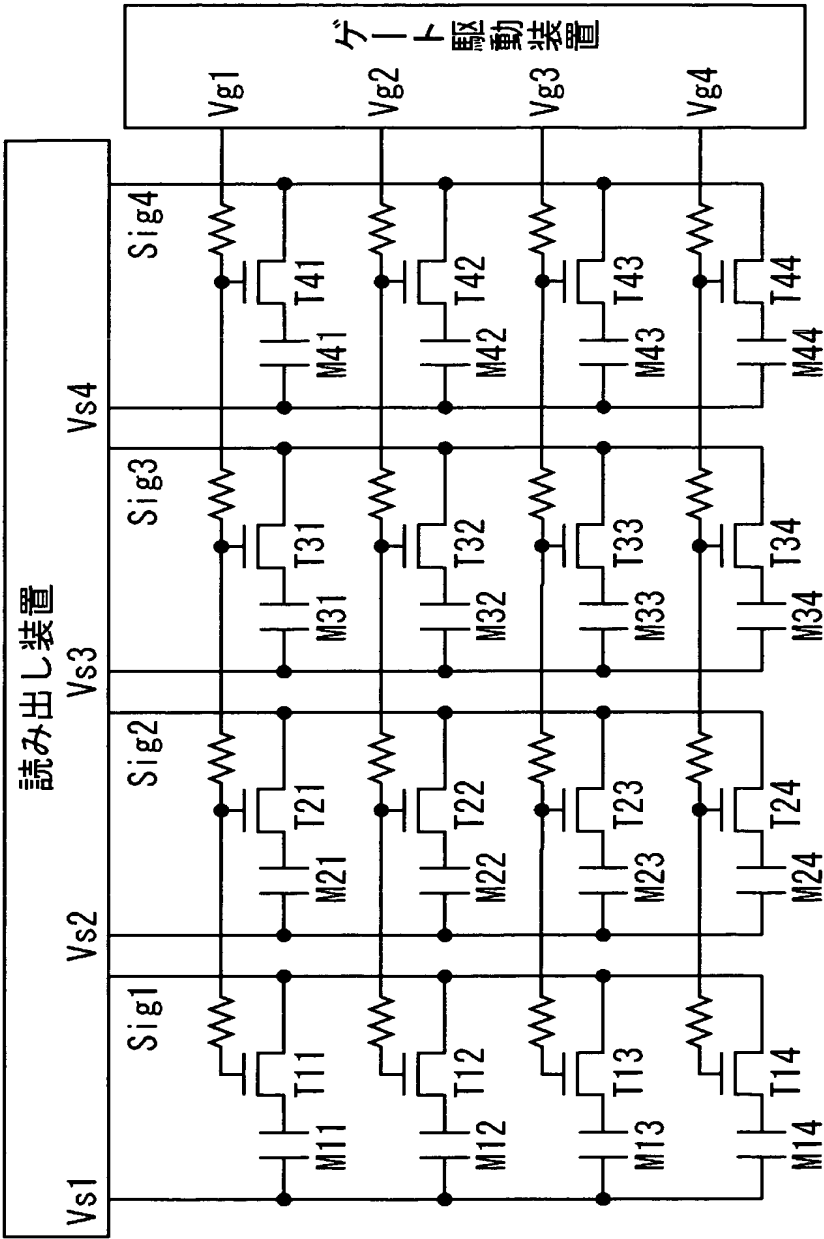
【図 7】



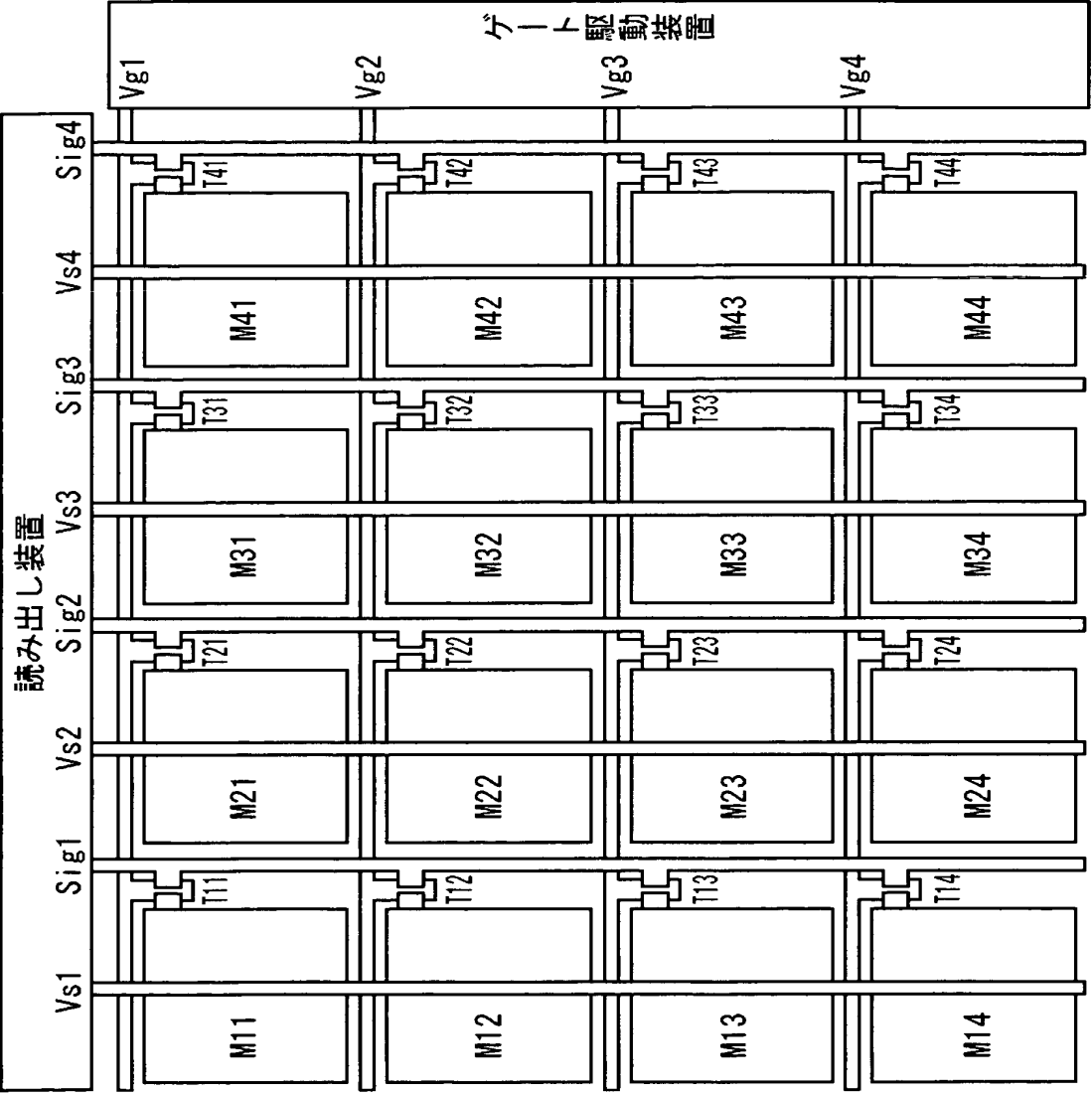
【図 8】



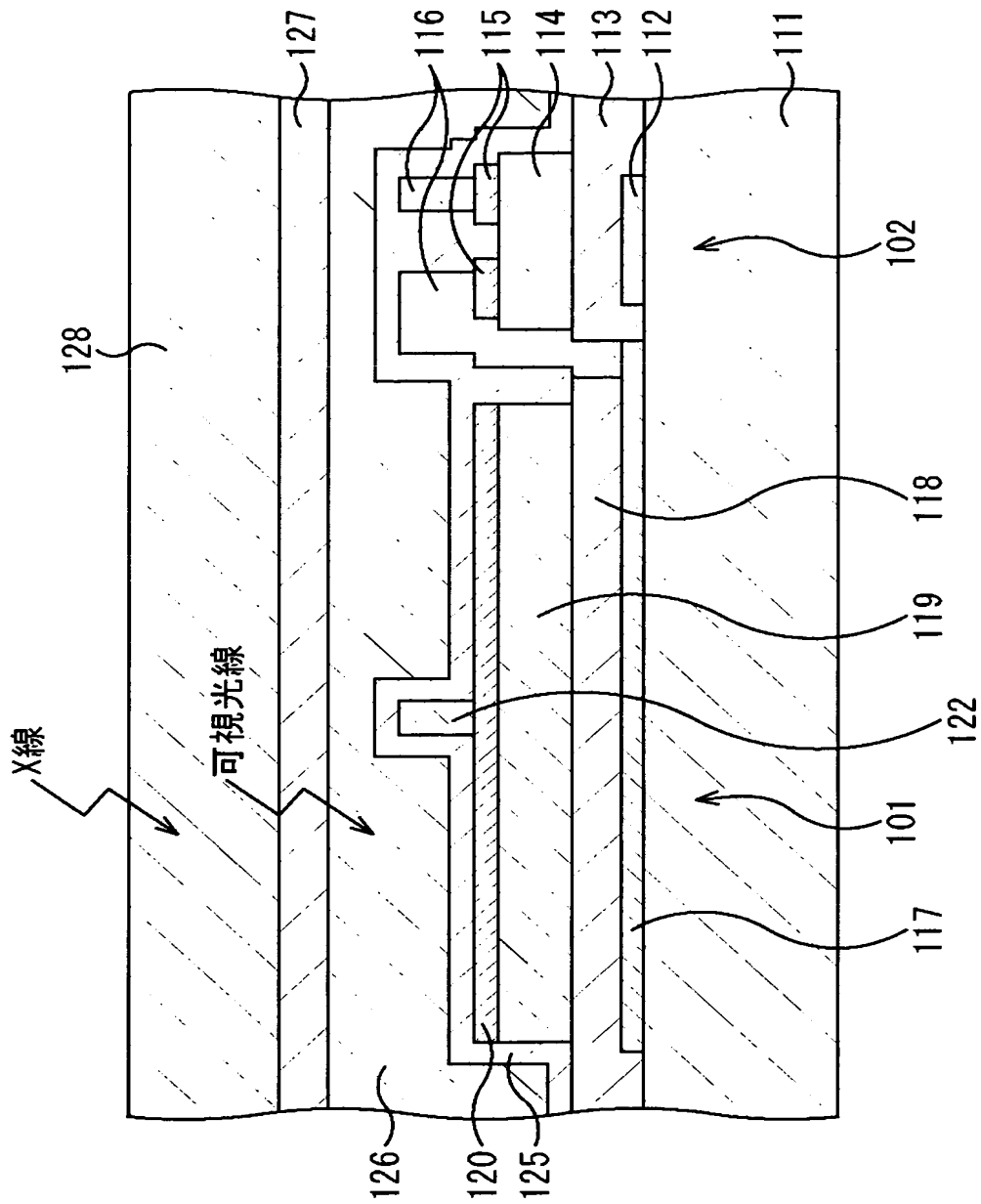
【図 9】



【図 1 0】



【図 11】



【書類名】 要約書

【要約】

【課題】 検出前での放射線の減衰を抑制しながら、高速駆動を必要とせずに入射する放射線量を自動調整することができる放射線検出装置及びその製造方法を提供する。

【解決手段】 絶縁基板 1 1 上に、読出用 T F T 1 が形成されている。読出用 T F T 1 を覆う第 2 の絶縁体層 1 8 上には、M I S 型光電変換素子 2 の半導体層 1 9 及び n + 半導体層 2 0 が、下部電極としても機能するソース・ドレイン電極 1 6 と整合するようにして形成され、T F T 型センサ 3 の半導体層 2 1 が、平面視でゲート電極 1 7 と整合するようにして形成されている。半導体層 1 9 及び 2 1 は、互いに同一の層から形成されている。n + 半導体層 2 0 上には、M I S 型光電変換素子 2 の上部電極 2 2 が形成されている。半導体層 2 1 上には、2 個のオーミックコンタクト層 2 3 が形成され、2 個のオーミックコンタクト層 2 3 上に 1 個ずつソース・ドレイン電極 2 4 が形成されている。

【選択図】 図 3

特 願 2 0 0 2 - 2 4 7 2 4 9

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 1 0 0 7]

1 . 変 更 年 月 日

1 9 9 0 年 8 月 3 0 日

[変 更 理 由]

新 規 登 録

住 所

東 京 都 大 田 区 下 丸 子 3 丁 目 3 0 番 2 号

氏 名

キヤノン株式会社